

Korean Laid-Open No. 2001-0056663

Job No.: 228-124836 Ref.: KOREAN PATENS/PU020297 US/RBL (Della)/Order Nos. ART 22
Translated from Korean by the McElroy Translation Company
800-531-9977 customerservice@mcelroytranslation.com

(19) KOREAN INTELLECTUAL
PROPERTY OFFICE (KR)
(12) LAID-OPEN PATENT GAZETTE (A)

(51) Int. Cl.⁷:
H 04 B 7/155

(11) LAID-OPEN NO. 2001-0056663
(43) Publication Date: July 4, 2001

(21) Filing No.: 10-1999-0058230
(22) Filing Date: December 16, 1999

(71) Applicant: Hinix Semiconductor Co., Ltd.
Jong-Seob Park
136-1 San, Ami-ri, Bubal-up, Ichon-shi, Kyonggi-do

(72) Inventor: Yun-Kon Moon
Rm. 304, Jukong 4 Complex No. 442, Jamsil 3-dong, Songpa-gu,
Seoul-tukpyolshi

Min-Young Ann
136-203 Jangmi Village Dongbu Apt., Yatap-dong, Bundang-gu, Songnam-shi,
Kyonggi-do

(74) Agent: Dong-Ho Yu

Examination Request: Not Filed

(54) HDLC COMMUNICATIONS DEVICE IN BASE STATION OF COMMUNICATIONS SYSTEM
UTILIZING PACKET ROUTER

(57) Abstract

The present invention pertains to an HDLC communications device in a base station of a communications system by utilizing a packet router, wherein this communications device enables high-speed data communications by implementing HDLC communications between the trunk card, base station control card, and channel cards in a base station via a high-speed packet router and easily extends nodes to have access to multiple trunks and channel cards. The present invention is characterized by the fact that it has a structure in which a time synchronization card, trunk card, base station control card, and channel cards are each connected to multiple nodes for implementing HDLC communications mainly through a packet router; and the packet router consists of a shift register for storing packets transmitted from the multiple nodes until the destination address information is detected; a detector for detecting whether or not packets to be transmitted exist in a certain node among the multiple nodes; a mover that reads the packets from a transmission FIFO of the node for transmitting the packets according to the control of the detector and that outputs to the above-mentioned shift register, the address filters in the router nodes, a broadcasting packet comparison part, and a TOD packet comparison part and that discriminates between the start and the end of the packets and that generates a control signal for storing the above-mentioned read packets in a reception FIFO of the destination node; router node parts that detect the destination address information from the packets output from the mover and that transfer the packets stored in the shift register to the reception FIFO of the destination node according to the control signal of the mover; and said broadcasting packet comparison part and TOD comparison part for confirming whether the packets output from the mover are broadcasting packets or TOD packets.

Representative figure:

Figure 1

Specification

Brief description of the figures

Figure 1 is a block diagram showing the HDLC communications device in a base station of a communication system utilizing a packet router of the present invention.

Figure 2 is a detailed block diagram showing a packet router of the present invention.

Figure 3 is a flow chart showing the operation of the HDLC communications device in a base station of a communications system utilizing a packet router of the present invention.

Explanation of symbols of the main parts of the figures

| | |
|----------|-------------------------------------|
| 10 | Control station |
| 20 | Time synchronization card |
| 30-0, 1 | Trunk framers 0, 1 |
| 40 | Base station control card |
| 50-0~N | Channel cards 0-N |
| 60-0~N | Nodes 0-N |
| 61-0~N | HDLC transmitter-receivers |
| 62-0~N | Transmission and reception FIFO |
| 70 | Packet router |
| 71 | Shift register |
| 72 | Detector |
| 73 | Mover |
| 74-0~N | Router node parts 0-N |
| 74-0~N-1 | Node 0-N transmission FIFO |
| 74-0~N-2 | Address filters 0-N |
| 74-0~N-3 | AND gates |
| 74-0~N-4 | Node 0-N reception FIFO |
| 75 | Broadcasting packet comparison part |
| 76 | TOD packet comparison part |

Detailed explanation of the invention

Purpose of the invention

Technical field of the invention and prior art of the field

The present invention pertains to an HDLC communications device in a base station of a communications system by utilizing a packet router, wherein this device enables high-speed data communications by implementing HDLC (High level Data Link Control) communications between the trunk card, base station control card, and channel cards in a base station of a

communications system via a high-speed packet router and easily extends nodes to have access to multiple trunks and channel cards.

In general, a communications system is equipped with an HDLC communications device for packet communications between multiple nodes and mainly uses HDLC communications as the communications between the nodes.

In this communications system, a conventional micro base station shares a transmission and reception path for HDLC communications, and as the packet transfer rate, E1 (0.248 Mbps) or T1 (1.544 Mbps), which is a trunk transmission system, has been adopted.

However, since in the above-mentioned conventional micro base station uses an HDLC communications device that shares a transmission and reception path, the circuit was simple, but not only is the packet transfer rate slow, a very complicated control signal was required for a path test.

In addition, as mentioned above, since the packet transfer rate in the base station was dependent upon E1 or T1, two slots of base station control cards must be operated to extend 2FA (Frequency Assignment)/3SEC (SECtor), so that the operation was inefficient and the system cost was raised. Even in this operation of two slots of base station control cards, since there must be a communications path between the base station control cards, a very complicated operation algorithm was required.

Moreover, in the case that more communications nodes are requested of a system operator, since there was no node extensibility, the nodes cannot be accepted, and the system must be large, occupying a large space.

Technical problems to be solved by the invention

The present invention has been proposed to solve the above-mentioned problems, and its purpose is to provide an HDLC communications device in a base station of a communications system utilizing a packet router that enables high-speed data communications by implementing HDLC communications between the trunk card, base station control card, and channel cards in a base station of a communications system via a high-speed packet router so that it can be applied to a communications structure with a large amount of data and can easily extend nodes to have access to multiple trunks and channel cards.

Constitution and operation of the invention

In order to achieve this purpose, the HDLC communications device in a base station of a communications system utilizing a packet router of the present invention is characterized by the fact that it has a structure in which the time synchronization card, trunk card, base station control card, and channel cards are each connected to multiple nodes for implementing HDLC

communications mainly through a packet router; and the packet router consists of a shift register for storing packets transmitted from the multiple nodes until destination address information is detected; a detector for detecting whether or not packets to be transmitted exist in a certain node among the multiple nodes; a mover that reads the packets from a transmission FIFO of the node for transmitting the packets according to the control of the detector, and that outputs the packets to the above-mentioned shift register, the address filters in the router nodes, a broadcasting packet comparison part, and a TOD packet comparison part, and that discriminates between the start and the end of the packets, and that generates a control signal for storing the above-mentioned read packets in a reception FIFO of the destination node; router node parts that detect the destination address information from the packets output from the mover, and that transfer the packets stored in the shift register to the reception FIFO of the destination node according to the control signal of the mover; and said broadcasting packet comparison part and TOD comparison part for confirming whether the packets output from the mover are broadcasting packets or TOD packets

Next, referring to the attached figures, the constitution and operation of the HDLC communications device in a base station of a communications system utilizing a packet router of the present invention will be explained in detail.

Figure 1 is a block diagram showing the HDLC communications device in a base station of a communications system utilizing a packet router of the present invention. This communications device consists of a time synchronization card (20) that provides various clock signals for the time synchronization of multiple channel cards, trunk framers 0 and 1 (30-0, 1) that provide E1 or T1 packet communications with a control station (10), a base station control card (40) for controlling a base station, multiple channel cards 0-N (50-0~N) for processing transmission and reception and receiving packets as actual data for each channel, multiple nodes 0-N (60-0~N) that are each connected to the above-mentioned time synchronization card (20), trunk framers 0 and 1 (30-0, 1), base station control card (40), and channel cards 0-N (50-0~N) and that carry out HDLC communications, and a packet router (70) for controlling the communications and reception paths of packets that are transmitted and received via communications and reception buses to enable HDLC packet communications between the above-mentioned nodes 0-N (60-0~N) at a high-speed transfer rate.

The above-mentioned nodes 0-N (60-0~N) are constituted as hardware in FPGA and consist of HDLC transmitter-receivers (61-0~N), in which an address filter and an error packet remover are built, and transmission and reception FIFO (First In First Out) (62-0~N) that are directly accessed by the above-mentioned packet router (70) through the transmission and reception buses.

Since the address filter and the error remover are built in the above-mentioned HDLC transmitter-receivers (61-0~N), the inflow of abnormal packets can be cut off without having any influence on a CPU.

The HDLC communications device in a base station of a communications system utilizing a packet router of the present invention with the above-mentioned constitution is realized based on the 2FA/3SEC extension. As shown in Figure 1, one slot with a time synchronization card (20), one slot with a trunk card in which trunk framers 0 and 1 (30-0, 1) are built, one slot with a base station control card (40), and 8 channel cards 0-N (50-0~N) are each connected to the multiple nodes 0-N (60-0~N) centering around the packet router (70), attaining a simple overall structure. In this way, extension nodes can be added.

Figure 2 is a detailed block diagram showing the above-mentioned packet router (70). This packet router consists of a shift register (71) for storing packets transmitted from the multiple nodes 0-N (60-0~N) in the HDLC communications device until the address information of a destination node is detected; a detector (checker) (72) for detecting whether or not packets to be transmitted exist in a certain node among the multiple nodes 0-N (60-0~N) from a packet transmission ready signal transmitted from the multiple nodes 0-N (60-0~N) in the HDLC communications device, and that notifies the node in which the transmitting packets exist; a mover (73) that reads the packets from a node 0-N transmission FIFO, in which the packets transmitted from the node for transmitting the packets among the multiple nodes 0-N (60-0~N) in the HDLC communication device are stored, according to the notification result of the above-mentioned detector (72), and that outputs the packets to the above-mentioned shift register (71), the address filters in the router node parts, a broadcasting packet comparison part, and a TOD (Time of Delay [sic; Time of Day]) packet comparison part, and that discriminates between the start and the end of the packets, and that generates a control signal for storing the above-mentioned packets read from the above-mentioned node 0-N transmission FIFO in a node 0-N reception FIFO to transfer the packets to a destination node among the multiple nodes 0-N (60-0~N) in the HDLC communications device; router node parts 0-N (74-0~N) that receive the input of the packets transmitted from the multiple nodes 0-N (60-0~N) in the HDLC communications device, and that output the packets to the above-mentioned shift register (71), and that detect the address information of the destination node from the packets output from the above-mentioned mover (73), and that transfer the packets stored in the above-mentioned shift register (71) to the reception FIFO of the destination node among the multiple nodes 0-N (60-0~N) in the HDLC communications device through the node 0-N reception FIFO according to the control signal of the above-mentioned mover (73); and a broadcasting packet comparison part (75) and a TOD comparison part (76) for confirming whether the packets output from the above-mentioned mover (73) are broadcasting packets or TOD packets.

The above-mentioned router node parts 0-N (74-0~N) consist of node 0-N transmission FIFO (74-0~N-1) for storing the packets transmitted from the transmission FIFO (62-0~N) in the multiple nodes 0-N (60-0~N) through the transmission bus; address filters 0-N (74-0~N-2) for detecting the address information of the destination node for transmitting the packets from the packets output from the above-mentioned mover (73); AND gates (74-0-0~N-3) that perform a logical AND operation on the detection result of the above-mentioned address filters 0-N (74-0~N-2) and the clock and that output a control signal for transferring the packets in the above-mentioned shift register (71), in which the address information of the destination node has been detected, to the reception FIFO (74-0-0~N-3) of the destination node among the multiple nodes 0-N (60-0~N); and node 0-N reception FIFO (74-0~N-4) that store the packets in the above-mentioned register (71), in which the address information of the above-mentioned destination node has been detected, and that transfer the packets to the reception FIFO of the destination node among the multiple nodes 0-N (60-0~N).

The operation of the HDLC communications device in a base station of a communications system utilizing a packet router of the present invention with the above-mentioned constitution is explained as follows with reference to the flow chart of Figure 3.

The time synchronization card (20), trunk framers 0 and 1 (30-0, 1), base station control card (40), and channel cards 0-N (50-0~N) each connected to the multiple nodes 0-N (60-0~N) in the HDLC communications device transmit packets to the packet router (70) by utilizing the above-mentioned multiple nodes 0-N (60-0~N) and the transmission and reception buses and receive packets input through the transmission and reception buses and the multiple nodes 0-N (60-0~N) according to the path control of the packet router (70).

In other words, first, the time synchronization card (20), trunk framers 0 and 1 (30-0, 1), base station control card (40), and channel cards 0-N (50-0~N) store the packets to be transmitted in the transmission FIFO (62-0~N) in the multiple nodes 0-N (60-0~N) and transmit the packets to the packet router (70) through the transmission bus (S1).

Next, while the packets that are transmitted from the transmission FIFO (62-0~N) in the multiple nodes 0-N (60-0~N) through the transmission bus are stored in the node 0-N transmission FIFO (74-0~N-1) in the router node parts 0-N (74-0~N) of the router (70), if a transmission ready signal of the transmission FIFO (62-0~N) in the multiple nodes 0-N (60-0~N) is generated (S2), the detector (72) confirms the above-mentioned packet transmission ready signal, detects whether or not the transmitting packets exist in a certain node among the multiple nodes 0-N (60-0~N), and informs the mover (73) of the detection result, that is, the node in which the transmitting packets exist (S3).

Next, the above-mentioned mover (73) instructs the detector (72) to detect the transmitting packets for the next node, reads the packets from the node 0-N transmission FIFO

(74-0~N-1) in the router node parts 0-N (74-0~N), in which the packets transmitted from the node for transmitting the packets among the multiple nodes 0-N (60-0~N) in the HDLC communications device are stored, according to the informing result of the above-mentioned detector (72), outputs the packets to the above-mentioned shift register (71), the address filters 0-N (74-0~N-2) in the router node parts 0-N (74-0~N), the broadcasting packet comparison part (75), and the TOD packet comparison part (76), and discriminates between the start and the end of the packets (S4).

At that time, the above-mentioned detector (72) detects the transmitting packets for the next node as soon as a transmitting packet detection instruction for the next node that is output from the mover (73) is received.

Therefore, the above-mentioned shift register (71) stores the packets transmitted from the above-mentioned mover (73), that is, the packets transmitted from the multiple nodes 0-N (60-0~N) in the HDLC communications device and stored in the node 0-N transmission FIFO (74-0~N-1) in the router node parts 0-N (74-0~N), until the address information of the destination node is detected (S5), and the address filters 0-N (74-0~N-2) in the router node parts 0-N (74-0~N) detect the address information of the destination node from the packets output from the above-mentioned mover (73), and finds out the node to which the packets are to be transmitted (S6).

Next, if the address information of the destination node is detected in the above-mentioned step (S6), the above-mentioned AND gates (74-0~N-3) perform a logical AND operation on the detection result of the above-mentioned address filters 0-N (74-0~N-2) and the clock, reads the packets, in which the address information of the destination node has been detected, out of the above-mentioned shift register (71), and outputs a control signal for transferring the packets to the reception FIFO (62-0~N) of the destination node among the multiple nodes 0-N (60-0~N) (S7).

Therefore, the node 0-N reception FIFO (74-0~N-4) in the router node parts 0-N (74-0~N) reads the packets in the above-mentioned shift register (71), in which the address information of the destination node has been detected, according to the control signal of the above-mentioned AND gates (74-0~N-3) and transfers the packets to the reception FIFO (62-0~N) of the destination node among the multiple nodes 0-N (60-0~N) through the reception bus (S8).

At that time, the above-mentioned broadcasting packet comparison part (75) and TOD comparison part (76) confirm whether the packets output from the above-mentioned mover (73) are broadcasting packets or TOD packets, transfer the packets to all the nodes if the packets are either broadcasting packets or TOD packets, and transfer the packets to the destination node detected in the above-mentioned address filters 0-N (74-0~N-2) if the packets are neither broadcasting packets nor TOD packets.

Through the operation of the above-mentioned packet router (70), the time synchronization card (20), trunk framers 0 and 1 (30-0, 1), base station control card (40), and channel cards 0-N (50-0~N) each connected to the destination node read the packets stored in the reception FIFO (62-0~N) of the destination node through the HDLC transmitter-receivers (61-0~N) in the nodes and finally receive the packets.

On the other hand, if clocks of 10 MHz are used in the shift register, detector, mover, and address filters in the packet router operated as mentioned above, since the transmission of 8 bits is possible in each clock cycle, the total routing speed is 80 Mbps.

Therefore, in order to raise the transfer rate, the clocks may be raised in the range where the packet router meets the setup/hold time, or the FIFO data bits may be increased to 8 bits or more.

Since the routing speed is fast as mentioned above, the transfer rate between each card and node can be set to a high speed, and when the micro base station is extended to 2FA/3SEC, since the communications speed connected to the control station does not deviate from $2.048 \text{ Mbps} \times \text{twice (two E1 frames)}$ based on E1 and $1.544 \text{ Mbps} \times \text{twice (two T1 framers)}$ based on T1, the routing speed has a more or less margin. 8 slots of channel cards, time synchronization card, base station control card, and two trunk framers can thus be connected to the packet router, and a reserve extension node can be added.

Therefore, two slots for of base station control cards are not required in 2FA/3SEC operation, and the system can be contained on one digital board.

In addition, in the conventional structure, due to the limitation of the HDLC communications speed, a TOD signal is sent to a base station control card from a time synchronization card and sent to channel cards through an HDLC main bus. In the present invention, however, since the signal is sent directly to the channel cards through the packet router from the time synchronization card, a load is not imposed on the base station control card.

Effects of the invention

As explained above, according to the present invention, since a high-speed packet router is used, high-speed data communications between nodes is made possible, so that this communications device can be applied to a communications structure having a large amount of data. In addition since the number of nodes can be extended, multiple trunk cards and channel cards can be accessed, and unnecessary or defective packets are removed without having any influence on the CPU, so that the system can exhibit stable operation.

To realize a conventional 2FA/3SEC micro base station, two digital boards have been required. However, with the utilization of this structure, the micro base station can be realized on one digital board, so that digital block space can be reduced, costs can be reduced, and the

operation algorithm can be simplified. Moreover, the base station control card of the micro base station can be reduced from 2 slots to 1 slot, reducing costs and saving space. Furthermore, since this communications device is not dependent upon the trunk speed, the communications speed between each node can be freely determined, facilitating the design.

In addition, since the node extensibility is easy, additionally necessary extra nodes can be easily secured, so that the system operator can easily interface a system monitor or an additional communications device. Moreover, since the transfer rate is fast, the risk of packet loss due to overwriting in FIFO is also reduced, and this communications device can be connected without being limited to the trunk speed.

The above-mentioned HDLC communications device utilizing a packet router of the present invention can be applied to the case where HDLC packet transmission is carried out among multiple nodes, the case where a router shares the transmission and reception path in an HDLC communications path, and the case where all HDLC packets are transferred to multiple nodes from a specific node.

Claims

1. HDLC communications device in a base station of a communications system utilizing a packet router, characterized by the fact that, in an HDLC communication device in a base station of a communication system consisting of a time synchronization card that provides various clock pulses for the time synchronization of multiple channel cards, trunk framers that provide E1 or T1 packet communications with a control station, a base station control card for controlling a base station, multiple channel cards for processing transmitting and receiving packets as actual data for each channel, multiple nodes that are each connected to the above-mentioned time synchronization card, trunk framers, base station control card, and channel cards and that carry out HDLC communications, and a packet router for controlling the communications and reception paths of packets that are transmitted and received through communications and reception buses, to enable HDLC packet communications between the above-mentioned multiple nodes at a high-speed transfer rate, the above-mentioned nodes consist of HDLC transmitter-receivers, in which an address filter and an error packet remover are built, and transmission and reception FIFO that are directly accessed by the above-mentioned packet router through the transmission and reception buses; and the above-mentioned packet router consists of a shift register for storing packets transmitted from the multiple nodes in the HDLC communication device until the address information of a destination node is detected; a detector for detecting whether or not packets to be transmitted exist in a certain node among the multiple nodes by means of a packet transmission ready signal that is transmitted from the multiple nodes in the HDLC communications device and that notifies the node in which the transmitting packets

exist; a mover that reads the packets from a node 0-N transmission FIFO, in which the packets transmitted from the node for transmitting the packets among the multiple nodes in the HDLC communications device are stored, according to the notification result of the above-mentioned detector, and that outputs the packets to the shift register, the address filters in the router node parts, a broadcasting packet comparison part, and a TOD packet comparison part, and that discriminates between the start and the end of the packets, and that generates a control signal for storing the packets read from the above-mentioned node 0-N transmission FIFO to transfer the packets to a destination node among the multiple nodes in the HDLC communication device; router node parts that receive the input of the packets transmitted from the multiple nodes in the HDLC communications device, and that output the packets to the above-mentioned shift register, and that detect the address information of the destination node from the packets output from the above-mentioned mover, and that transfer the packets stored in the above-mentioned shift register to the reception FIFO of the destination node among the multiple nodes in the HDLC communication device through the node 0-N reception FIFO according to the control signal of the above-mentioned mover; and a broadcasting packet comparison part and a TOD comparison part for confirming whether the packets output from the above-mentioned mover are broadcasting packets or TOD packets.

2. HDLC communications device in a base station of a communications system utilizing a packet router according to Claim 1, characterized by the fact that the above-mentioned router node parts consist of node 0-N transmission FIFO for storing the packets transmitted from the transmission FIFO in the multiple nodes through the transmission bus; address filters for detecting the address information of the destination node for transmitting the packets from the packets output from the above-mentioned mover; AND gates that perform a logical AND operation on of the detection result of the above-mentioned address filters and the clock and that output a control signal for transferring the packets in the above-mentioned shift register, in which the address information of the destination node has been detected, to the reception FIFO of the destination node among the multiple nodes; and node 0-N reception FIFO that store the packets in the above-mentioned register, in which the address information of the above-mentioned destination node has been detected, and that transfer the packets to the reception FIFO of the destination node among the multiple nodes.

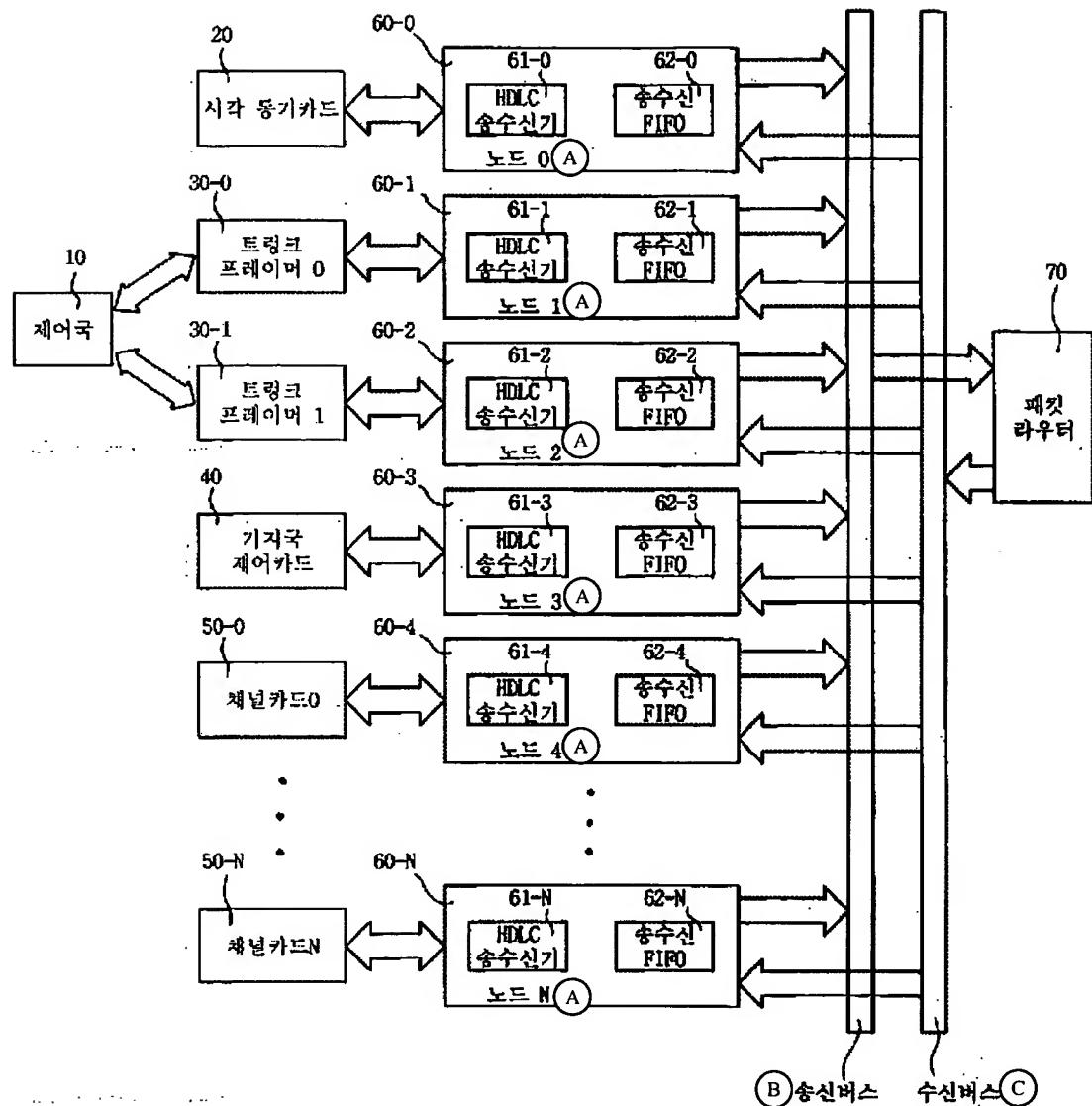


Figure 1

- Key:
- A Node
 - B Transmission bus
 - C Reception bus
 - 10 Control station
 - 20 Time synchronization card
 - 30-0 Trunk framer 0
 - 30-1 Trunk framer 1
 - 40 Base station control card
 - 50-0 Channel card 0
 - 50-N Channel card N

61-0 HDLC transmitter-receiver
61-1 HDLC transmitter-receiver
61-2 HDLC transmitter-receiver
61-3 HDLC transmitter-receiver
61-4 HDLC transmitter-receiver
61-N HDLC transmitter-receiver
62-0 Transmission and reception FIFO
62-1 Transmission and reception FIFO
62-2 Transmission and reception FIFO
62-3 Transmission and reception FIFO
62-4 Transmission and reception FIFO
62-N Transmission and reception FIFO
70 Packet router

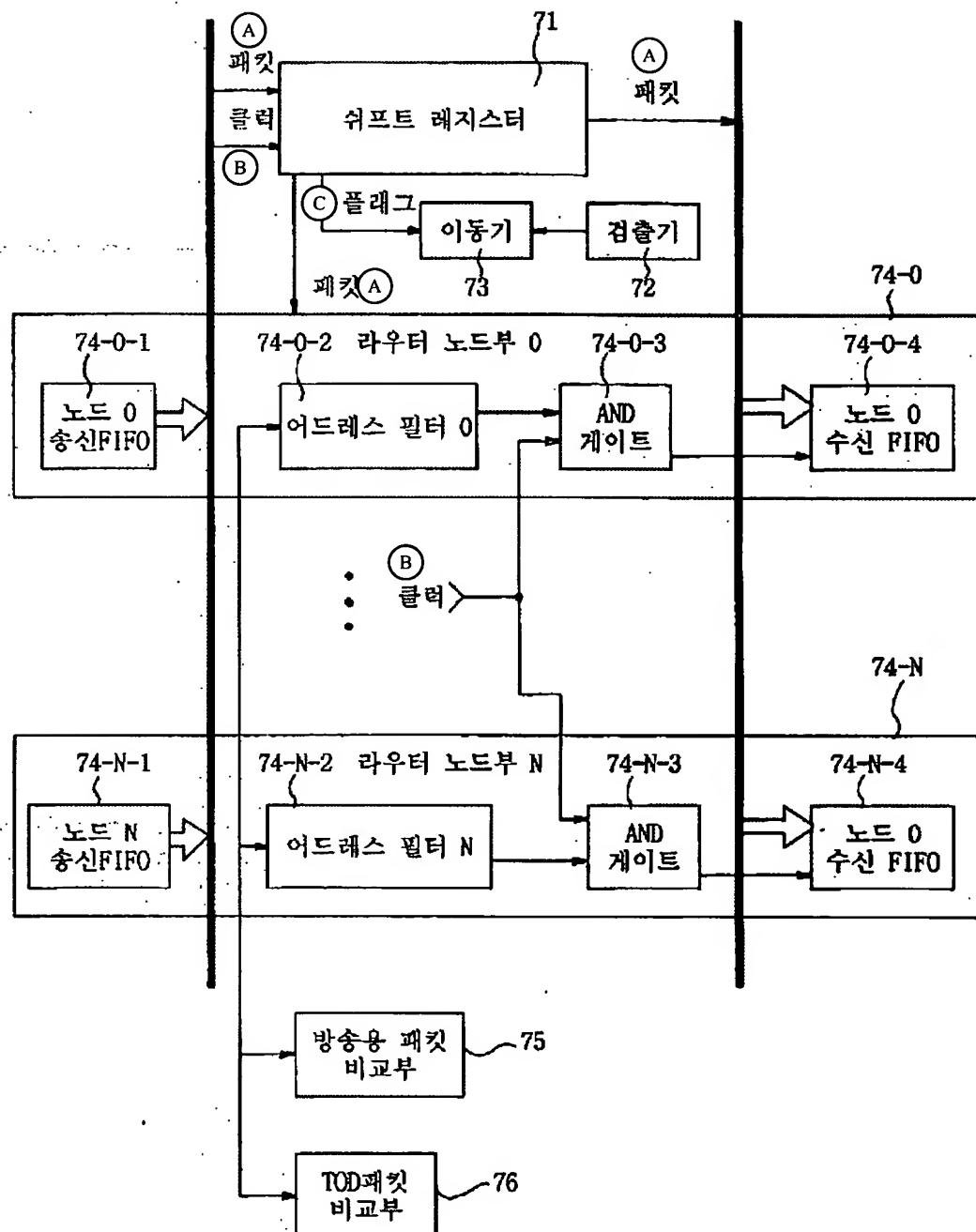


Figure 2

| | | |
|------|----|----------------|
| Key: | A | Packet |
| | B | Clock |
| | C | Flag |
| | 71 | Shift register |
| | 72 | Detector |
| | 73 | Mover |

| | |
|--------|-------------------------------------|
| 74-0-1 | Node 0 transmission FIFO |
| 74-0-2 | Router node part |
| 74-0-3 | AND gate |
| 74-0-4 | Node 0 reception FIFO |
| 74-N-1 | Node N transmission FIFO |
| 74-N-2 | Address filter N |
| 74-N-3 | AND gate |
| 74-N-4 | Node 0 reception FIFO |
| 75 | Broadcasting packet comparison part |
| 76 | TOD packet comparison part |

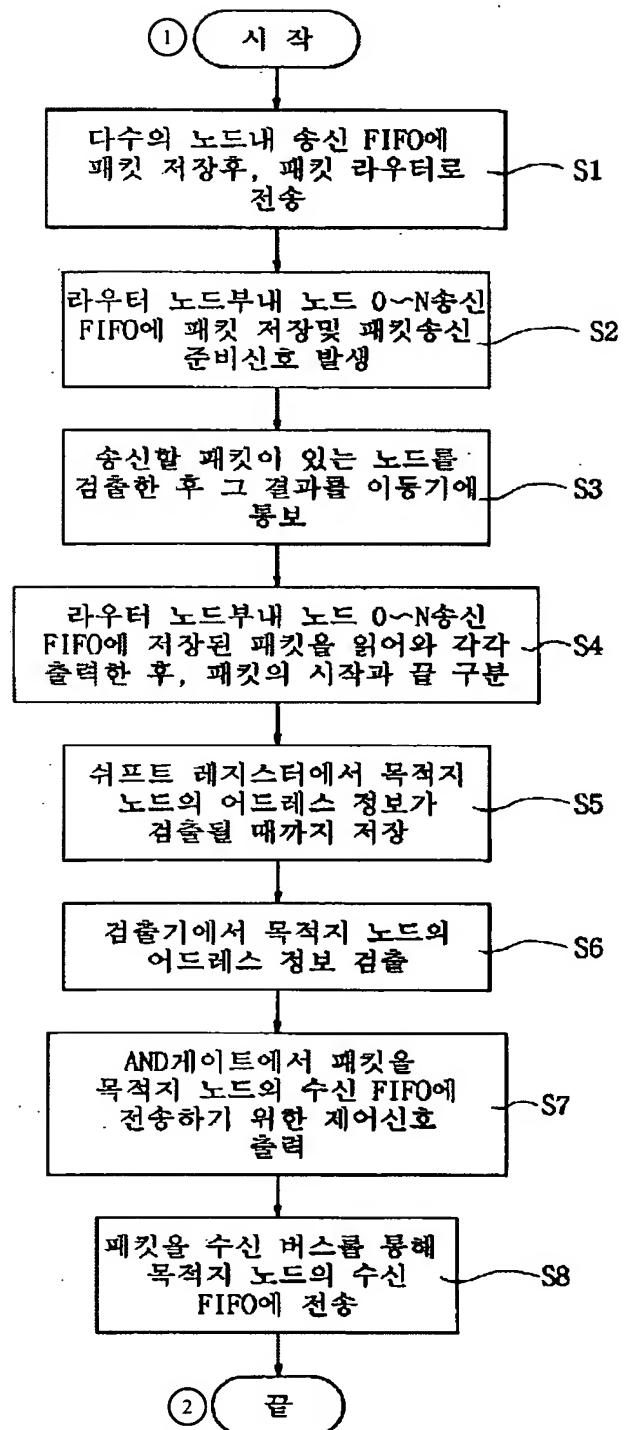


Figure 3

Key: 1 Start
2 End

- S1 Storage of packets in a transmission FIFO in multiple nodes and transfer of the packets to a packet router.
- S2 Packet storage in the node 0-N transmission FIFO in the router node parts and the generation of a packet transmission ready signal
- S3 Detection of a node in which packets to be transmitted exist and notification of the result to a mover
- S4 Read and output of the packets stored in the node 0-N transmission FIFO in the router node parts and the discrimination of the start and the end of the packets
- S5 Storage of the packets until the address information of a destination node is detected in a shift register
- S6 Detection of the address information of the destination node by a detector
- S7 Output of a control signal to transfer the packet to the reception FIFO of the destination node from AND gates
- S8 Transfer of the packets to the reception FIFO of the destination node via a reception bus

특2001-0056663

(19) 대한민국특허청(KR)

(12) 공개특허공보(A)

(51) Int. Cl.⁷
H04B 7/155

(11) 공개번호 특2001-0056663
(43) 공개일자 2001년07월04일

| | |
|-----------|-------------------------------------------|
| (21) 출원번호 | 10-1999-0058230 |
| (22) 출원일자 | 1999년12월16일 |
| (71) 출원인 | 주식회사 하이닉스반도체 박종섭 경기 이천시 부발읍 애미리 산136-1 |
| (72) 발명자 | 문윤곤 서울특별시송파구잠실3동주공4단지442동304호 |
| | 안민영 경기도성남시분당구야탑동장미마을동부아파트136-203 |
| (74) 대리인 | 유동호 |

상세청구 : 없음

(54) 패킷 라우터를 이용한 통신 시스템의 기지국내에이치디엘씨 통신장치

요약

본 발명은 고속 패킷 라우터를 이용하여 기지국내 트렁크 카드, 기지국 제어카드, 채널 카드 사이에 HDLC 통신을 수행함으로써 고속 데이터 통신이 가능하고, 노드 확장이 용이하여 다수의 트렁크 및 채널카드를 접속할 수 있도록 한 패킷 라우터를 이용한 통신 시스템의 기지국내 HDLC 통신장치에 관한 것으로, 패킷 라우터를 중심으로 HDLC 통신을 수행하는 다수의 노드에 시작 동기카드, 트렁크 카드, 기지국 제어카드, 채널카드가 각각 연결되는 구조로 이루어져며, 이때 패킷 라우터가 다수의 노드에서 송신되는 패킷을 목적지 어ドレス 정보가 검출될 때까지 저장하는 쉬프트 레지스터와, 다수의 노드중 어느 노드에서 송신할 패킷이 있는지를 검출하는 검출기와, 검출기의 제어에 따라 패킷을 송신하고자 하는 노드의 송신 FIFO로부터 패킷을 읽어와 상기 쉬프트 레지스터, 라우터 노드부내 어ドレス 필터, 방송용 패킷 비교부, T00 패킷 비교부에 각각 출력한 후 패킷의 시작과 끝을 구분하고, 상기 읽어온 패킷을 목적지 노드의 수신 FIFO에 저장하기 위한 제어신호를 발생하는 이동기와, 이동기에서 출력되는 패킷으로부터 목적지 어ドレス 정보를 검출하여 이동기의 제어신호에 따라 쉬프트 레지스터에 저장된 패킷을 목적지 노드의 수신 FIFO로 전송하는 라우터 노드부와, 이동기에서 출력되는 패킷이 방송용, T00 패킷인지를 확인하는 방송용 패킷 비교부 및 T00 비교부로 구성됨을 특징으로 한다.

대표도

도1

형세서

도면의 간단한 설명

도 1은 본 발명에 의한 패킷 라우터를 이용한 통신 시스템의 기지국내 에이치디엘씨 통신장치의 블록 구성도.

도 2는 본 발명에 의한 패킷 라우터의 상세 블록 구성도.

도 3은 본 발명에 의한 패킷 라우터를 이용한 통신 시스템의 기지국내 에이치디엘씨 통신장치의 동작 흐름도.

<도면의 주요부분에 대한 부호의 설명>

| | |
|----------------------|--------------------------|
| 10 : 제어국 | 20 : 시작 동기카드 |
| 30-0.1 : 트렁크 프레이머0.1 | 40 : 기지국 제어카드 |
| 50-0~N : 채널카드0~N | 60-0~N : 노드0~N |
| 61-0~N : HDLC 송수신기 | 62-0~N : 송수신 FIFO |
| 70 : 패킷 라우터 | 71 : 쉬프트 레지스터 |
| 72 : 검출기 | 73 : 이동기 |
| 74-0~N : 라우터 노드부0~N | 74-0~N-1 : 노드0~N 송신 FIFO |

74-0~N-2 : 어드레스 필터0~N 74-0~N-3 : AND 케이트
 74-0~N-4 : 노드0~N 수신 FIFO 75 : 방송용 패킷 비교부
 76 : T00 패킷 비교부

발명의 상세한 설명

발명의 목적

발명이 속하는 기술분야 및 그 분야의 종래기술

본 발명은 고속 패킷 라우터(High Speed Packet Router)를 이용하여 통신 시스템의 기지국내 트렁크 카드(Trunk Card), 기지국 제어카드, 채널카드(Channel Card) 사이에 HDLC(High level Data Link Control) 통신을 수행함으로써 고속 데이터 통신이 가능하고, 노드(Node) 확장이 용이하여 다수의 트렁크 카드 및 채널 카드를 접속할 수 있도록 한 패킷 라우터를 이용한 통신 시스템의 기지국내 HDLC 통신장치에 관한 것이다.

일반적으로 통신 시스템에서는 다수의 노드간 패킷 통신을 위해 HDLC 통신장치를 구비하여 노드간의 통신으로 HDLC 통신을 주로 사용하고 있다.

이러한 통신 시스템에 있어서, 종래 마이크로 기지국은 HDLC 통신을 위한 송수신 경로를 공유하여 사용하고, 패킷 전송속도로서 트렁크 전송방식인 E1(2.048Mbps) 또는 T1(1.544Mbps)을 사용하였다.

그러나, 상기와 같이 종래 마이크로 기지국이 송수신 경로를 공유한 HDLC 통신장치를 사용함에 따라 회로는 간단한 반면에 패킷 전송속도가 느릴 뿐만 아니라 경로 시험시 매우 복잡한 제어신호가 필요하게 된다고 하는 문제점이 있었다.

그리고, 상기와 같이 기지국내 패킷 전송속도가 E1 또는 T1에 증속되어 있으므로 2FA(Frequency Assignment)/3SECtor) 확장시 기지국 제어카드를 2장으로 운용해야만 하는 비효율적이면서도 시스템 단가도 높아지게 되는 문제점이 있었으며, 이러한 2장의 기지국 제어카드 운용에 있어서도 기지국 제어카드 상호간 통신 경로를 제공해야 하므로 운용면에서도 매우 복잡한 운용 알고리즘이 필요한 문제점이 있었다.

또한, 시스템 운용자에게 통신 노드를 추가로 요구할 경우 노드 확장성이 없어 이를 수용할 수 없고 시스템이 커져 공간도 많이 차지하게 되는 단점이 있었다.

발명이 이루고자 하는 기술적 과제

본 발명은 상기와 같은 문제점을 해결하기 위해 인출한 것으로서, 그 목적은 고속 패킷 라우터를 이용하여 통신 시스템의 기지국내 트렁크 카드, 기지국 제어카드, 채널카드 사이에 HDLC 통신을 수행함으로써 고속 데이터 통신이 가능하여 데이터량이 많은 통신 구조에 적용할 수 있고, 노드 확장이 용이하여 다수의 트렁크 카드 및 채널카드를 접속할 수 있도록 한 패킷 라우터를 이용한 통신 시스템의 기지국내 HDLC 통신장치를 제공하는 데에 있다.

발명의 구성 및 작용

이러한 목적을 달성하기 위한 본 발명의 패킷 라우터를 이용한 통신 시스템의 기지국내 HDLC 통신장치는, 고속의 전송속도를 갖는 패킷 라우터를 중심으로 HDLC 통신을 수행하는 다수의 노드에 시각 동기카드, 트렁크 카드, 기지국 제어카드, 채널카드가 각각 연결되는 구조로 이루어져며, 이때 상기 패킷 라우터가 다수의 노드에서 송신되는 패킷을 목적지 어드레스 정보가 검출될 때까지 저장하는 쉬프트 레지스터와, 다수의 노드중 어느 노드에서 송신할 패킷이 있는지를 검출하는 검출기와, 상기 검출기의 제어에 따라 패킷을 송신하고자 하는 노드의 송신 FIFO로부터 패킷을 읽어와 상기 쉬프트 레지스터, 라우터 노드부내 어드레스 멀티, 방송용 패킷 비교부, T00 패킷 비교부에 각각 출력한 후 패킷의 시작과 끝을 구분하고, 상기 읽어온 패킷을 목적지 노드의 수신 FIFO에 저장하기 위하여 제어신호를 발생하는 이동기와, 상기 이동기에서 출력되는 패킷으로부터 목적지 어드레스 정보를 검출하여 상기 이동기의 제어신호에 따라 상기 쉬프트 레지스터에 저장된 패킷을 목적지 노드의 수신 FIFO로 전송하는 라우터 노드부와, 상기 이동기에서 출력되는 패킷이 방송용 패킷인지 T00 패킷인지를 각각 확인하는 방송용 패킷 비교부 및 T00 비교부로 구성됨을 특징으로 한다.

이하, 첨부된 도면을 참고하여 본 발명에 의한 패킷 라우터를 이용한 통신 시스템의 기지국내 HDLC 통신장치의 구성 및 동작을 상세히 설명한다.

도 1은 본 발명에 의한 패킷 라우터를 이용한 통신 시스템의 기지국내 HDLC 통신장치의 블록 구성도로서, 다수의 채널카드로 시각 동기를 위한 각종 클럭을 제공하는 시각 동기카드(20)와, 제어국(10)과의 패킷 통신을 위한 E1 또는 T1을 제공하는 트렁크 프레이머(Trunk Framer)0,1(30-0,1)과, 기지국을 제어하기 위한 기지국 제어카드(40)와, 실제 데이터인 송수신 패킷을 채널별로 처리하는 다수의 채널카드0~N(50-0~N)과, 상기 시각 동기카드(20), 트렁크 프레이머0,1(30-0,1), 기지국 제어카드(40), 채널카드0~N(50-0~N)에 각각 연결되어 HDLC 통신을 수행하는 다수의 노드0~N(60-0~N)과, 고속의 전송 속도를 통해 상기 노드0~N(60-0~N) 사이에서의 HDLC 패킷 통신이 가능하도록 송수신 버스를 통해 송수신되는 패킷의 송수신 경로를 제어하는 패킷 라우터(70)로 구성된다.

상기 노드0~N(60-0~N)은 FPGA에 하드웨어적으로 구성되어, 어드레스 필터(Address Filter)와 오류 패킷 제거기를 내장하고 있는 HDLC 송수신기(61-0~N)와 송수신 버스를 통해 상기 패킷 라우터(70)와 직접 접속하는 송수신 FIFO(First In First Out)(62-0~N)로 구성된다.

이때, 상기 HDLC 송수신기(61-0~N)가 어드레스 필터와 오류 패킷 제거기를 내장하고 있으므로 CPU에 어떠한 영향을 주지 않고도 비정상적인 패킷의 유입을 차단할 수 있게 된다.

상기와 같이 구성된 본 발명에 의한 패킷 라우터를 이용한 통신 시스템의 기지국내 HDLC 통신장치는 2FA/3SEC 확장을 기준으로 구현한 것으로, 도 1에 도시된 바와 같이 패킷 라우터(70)를 중심으로 HDLC 통신을 수행하는 다수의 노드0~N(60-0~N)에 시작 동기카드(20) 1장, 트렁크 프레이머0,1(30-0,1)이 내장된 트렁크 카드 1장, 기지국 제어카드(40) 1장, 채널카드0~N(50-0~N) 8장이 각각 연결되어 전체적인 구조가 간단하여, 이때 확장 노드의 추가가 가능하다.

도 2는 상기 패킷 라우터(70)의 상세 블록 구성도로서, HDLC 통신장치내 다수의 노드0~N(60-0~N)에서 송신되어 노드0~N 송신 FIFO로부터 저장된 패킷을 목적지 노드의 어드레스 정보가 검출될 때까지 저장하는 쉬프트 레지스터(Shift Register)(71)와, HDLC 통신장치내 다수의 노드0~N(60-0~N)에서 송신되는 패킷 송신 준비신호로부터 다수의 노드0~N(60-0~N)중 어느 노드에서 송신할 패킷이 있는지를 검출하여 송신 패킷이 있는 노드를 통보하는 검출기(Checker)(72)와, 상기 검출기(72)의 통보 결과에 따라 HDLC 통신장치내 다수의 노드0~N(60-0~N)중 패킷을 송신하고자 하는 노드에서 송신되어 패킷이 저장된 노드0~N 송신 FIFO로부터 패킷을 읽어와 상기 쉬프트 레지스터(71), 라우터 노드부0~N 어드레스 필터, 방송용 패킷 비교부, TOD(Time Of Delay) 패킷 비교부에 각각 출력한 후 패킷의 시작과 끝을 구분하고, 상기 노드0~N 송신 FIFO로부터 읽어온 패킷을 HDLC 통신장치내 다수의 노드0~N(60-0~N)중 목적지 노드에 전송하기 위해 노드0~N 수신 FIFO에 저장하기 위한 제어신호를 발생하는 이동기(Mover)(73)와, HDLC 통신장치내 다수의 노드0~N(60-0~N)에서 송신되는 패킷을 입력받아 상기 쉬프트 레지스터(71)에 출력하고, 상기 이동기(73)에서 출력되는 패킷으로부터 목적지 노드의 어드레스 정보를 검출한 후 상기 이동기(73)의 제어신호에 따라 상기 쉬프트 레지스터(71)에 저장된 패킷을 노드0~N 수신 FIFO를 통해 HDLC 통신장치내 다수의 노드0~N(60-0~N)중 목적지 노드의 수신 FIFO로 전송하는 라우터 노드부0~N(74-0~N)과, 상기 이동기(73)에서 출력되는 패킷이 방송용 패킷인지를 각각 확인하는 방송용 패킷 비교부(75) 및 TOD 비교부(76)로 구성된다.

상기 라우터 노드부0~N(74-0~N)은 송신 버스를 통해 다수의 노드0~N(60-0~N)내 송신 FIFO(62-0~N)에서 송신되는 패킷을 저장하기 위한 노드0~N 송신 FIFO(74-0~N-1)와, 상기 이동기(73)에서 출력되는 패킷으로부터 패킷을 전송할 목적지 노드의 어드레스 정보를 검출하는 어드레스 필터0~N(74-0~N-2)과, 상기 어드레스 필터0~N(74-0~N-2)의 검출 결과와 클럭을 논리곱하여 목적지 노드의 어드레스 정보가 검출된 상기 쉬프트 레지스터(71)내 패킷을 다수의 노드0~N(60-0~N)중 목적지 노드의 수신 FIFO에 전송하기 위한 제어신호를 출력하는 AND 게이트(74-0~N-3)와, 상기 AND 게이트(74-0~N-3)의 제어신호에 따라 상기 목적지 노드의 어드레스 정보가 검출된 상기 쉬프트 레지스터(71)내 패킷을 저장한 후 다수의 노드0~N(60-0~N)중 목적지 노드의 수신 FIFO에 전송하는 노드0~N 수신 FIFO(74-0~N-4)로 구성된다.

상기와 같이 구성된 본 발명에 의한 패킷 라우터를 이용한 통신 시스템의 기지국내 HDLC 통신장치의 동작을 도 3의 흐름도를 참고하여 설명하면 다음과 같다.

HDLC 통신장치내 다수의 노드0~N(60-0~N)에 각각 연결된 시작 동기카드(20), 트렁크 프레이머0,1(30-0,1), 기지국 제어카드(40), 채널카드0~N(50-0~N)은 상기 다수의 노드0~N(60-0~N) 및 송수신 버스를 이용하여 패킷 라우터(70)로 패킷을 송신하고, 이 패킷 라우터(70)의 경로 제어에 따라 송수신 버스 및 다수의 노드0~N(60-0~N)을 통해 입력되는 패킷을 수신하도록 한다.

즉, 먼저 시작 동기카드(20), 트렁크 프레이머0,1(30-0,1), 기지국 제어카드(40), 채널카드0~N(50-0~N)에서는 송신하고자 할 패킷을 다수의 노드0~N(60-0~N)내 송신 FIFO(62-0~N)에 저장한 후, 송신 버스를 통해 패킷 라우터(70)로 송신한다(S1).

이후, 패킷 라우터(70)의 라우터 노드부0~N(74-0~N)내 노드0~N 송신 FIFO(74-0~N-1)에 송신 버스를 통해 다수의 노드0~N(60-0~N)내 송신 FIFO(62-0~N)에서 송신되는 패킷이 저장되면서 다수의 노드0~N(60-0~N)내 송신 FIFO(62-0~N)의 패킷 송신 준비신호가 발생되면(S2), 검출기(72)에서는 상기 패킷 송신 준비신호를 확인하여 다수의 노드0~N(60-0~N)중 어느 노드가 송신할 패킷이 있는지를 검출한 후, 그 검출 결과, 즉 송신할 패킷이 있는 노드를 이동기(73)에 통보한다(S3).

그러면, 상기 이동기(73)에서는 다음 노드에 대한 송신 패킷 검출을 검출기(72)에 지시한 후, 상기 검출기(72)의 통보 결과에 따라 HDLC 통신장치내 다수의 노드0~N(60-0~N)중 패킷을 송신하고자 하는 노드에서 송신되어 패킷이 저장된 라우터 노드부0~N(74-0~N)내 노드0~N 송신 FIFO(74-0~N-1)로부터 패킷을 읽어와 상기 쉬프트 레지스터(71), 라우터 노드부0~N(74-0~N)내 어드레스 필터0~N(74-0~N-2), 방송용 패킷 비교부(75), TOD 패킷 비교부(76)에 각각 출력한 후, 이어 패킷의 시작과 끝을 구분한다(S4).

이때, 상기 검출기(72)는 이동기(73)로부터 출력되는 다음 노드에 대한 송신 패킷 검출 명령을 수신하는데로 다음 노드에 대한 송신 패킷 검출을 수행하게 된다.

이에 따라, 상기 쉬프트 레지스터(71)는 상기 이동기(73)에서 출력되는 패킷, 즉 HDLC 통신장치내 다수의 노드0~N(60-0~N)에서 송신되어 라우터 노드부0~N(74-0~N)내 노드0~N 송신 FIFO(74-0~N-1)에 저장된 패킷을 목적지 노드의 어드레스 정보가 검출될 때까지 저장하고(S5), 라우터 노드부0~N(74-0~N)내 어드레스 필터0~N(74-0~N-2)은 상기 이동기(73)에서 출력되는 패킷으로부터 목적지 노드의 어드레스 정보를 검출하여 어느 노드로 송신되어야 하는 패킷인지를 알아낸다(S6).

이어, 상기 단계(S6)에서 목적지 노드의 어드레스 정보가 검출되면, 상기 AND 게이트(74-0~N-3)에서는 상기 어드레스 필터0~N(74-0~N-2)의 검출 결과와 클럭을 논리곱하여 목적지 노드의 어드레스 정보가 검출된 패킷을 상기 쉬프트 레지스터(71)로부터 읽어와 다수의 노드0~N(60-0~N)중 목적지 노드의 수신 FIFO(62-0~N)에 전송하기 위한 제어신호를 출력한다(S7).

그러면, 라우터 노드부0~N(74-0~N)내 노드0~N 수신 FIFO(74-0~N-4)에서는 상기 AND 게이트(74-0~N-3)의 제어신호에 따라 목적지 노드의 어드레스 정보가 검출된 상기 쉬프트 레지스터(71)내 패킷을 읽어와 수신 버스를 통해 다수의 노드0~N(60-0~N)중 목적지 노드의 수신 FIFO(62-0~N)에 전송한다(S8).

이때, 상기 방송용 패킷 비교부(75) 및 T0D 패킷 비교부(76)에서는 상기 이동기(73)에서 출력되는 패킷이 방송용 패킷인지 T0D 패킷인지를 각각 확인하여 방송용 또는 T0D 패킷인 경우에는 모든 노드로 패킷을 전송하도록 하고, 방송용 또는 T0D 패킷인 아닌 경우에는 상기 어드레스 필터0~N(74-0~N-2)에서 검출된 목적지 노드로 패킷을 전송하도록 한다.

상기와 같은 패킷 라우터(70)의 동작을 통해, 목적지 노드에 연결되는 시각 동기카드(20), 트렁크 프레이머0,1(30-0,1), 기지국 제어카드(40), 채널카드0~N(50-0~N)은 노드내 HDLC 송수신기(61-0~N)를 통해 목적지 노드의 수신 FIFO(62-0~N)에 저장된 패킷을 읽어와 최종적으로 수신하도록 한다.

한편, 상기와 같이 동작하는 패킷 라우터내 쉬프트 레지스터, 검출기, 이동기, 어드레스 필터에서 10MHz의 클럭을 사용하면 1 클럭 사이클에 8비트씩 전송이 가능하므로 전체 라우팅 속도는 80Mbps가 된다.

따라서, 전송속도를 높이려면 클럭을 패킷 라우터가 셋업(Setup)/홀드 타임(Hold Time)을 만족하는 범위내에서 높이거나 FIFO 데이터 비트를 8비트 이상으로 늘리면 가능하다.

상기와 같이 라우팅 속도가 빠르므로 각 카드와 노드간의 전송속도를 고속으로 할 수 있고, 마이크로 기지국을 2FA/3SEC로 확장 시 제어국과 연결되는 통신속도가 E1을 기준으로 2.048Mbps×2배(E1 프레이머 2개), T1을 기준으로 1.544Mbps×2배(T1 프레이머 2개)를 벗어나지 않으므로 라우팅 속도가 다소 여유가 많기 때문에 패킷 라우터에 8장의 채널카드, 시각 동기카드, 기지국 제어카드, 2개의 트렁크 프레이머의 연결이 가능하며, 또한 예비용 확장 노드를 추가할 수 있다.

따라서, 2FA/3SEC 운용시 기지국 제어카드를 2장 사용하지 않으면 디지털 웰프도 1개로 구성이 가능하다.

그리고, 종래에는 HDLC 중재속도의 제약을 받아 T0D 신호를 시각 동기카드에서 기지국 제어카드로 보낸 후 다시 HDLC 메인 버스를 통해 채널카드로 보내는 구조에서 기지국 제어카드에 많은 부하를 주었는데, 본 발명에서는 시각 동기카드에서 패킷 라우터를 거쳐 채널카드로 직접 보내므로 기지국 제어카드에 부하를 주지 않는다.

발명의 효과

이상, 상기 설명문에서와 같이 본 발명은, 고속 패킷 라우터를 사용함으로써 노드간 고속 데이터 통신이 가능하여 데이터링이 많은 통신 구조에 적용할 수 있고, 노드 수를 확장할 수 있어 다수의 트렁크 카드 및 채널카드를 접속할 수 있으며, 또한 CPU에 영향을 미치지 않고 불필요하거나 오류가 있는 패킷을 제거함으로써 시스템이 안정적으로 동작할 수 있게 되는 효과가 있다.

종래 2FA/3SEC 마이크로 기지국 구현시 2개의 디지털 웰프가 필요한데 이 구조를 이용함으로써 1개의 디지털 웰프로도 구현 가능하여 디지털 블록 공간을 줄일 수 있고 비용 절감 및 운용 알고리즘이 단순화되고, 마이크로 기지국의 기지국 제어카드도 2장에서 1장으로 줄일 수 있어 비용 및 공간 절감이 이루어지며, 또한 트렁크 속도에 종속되지 않아 각 노드간 통신속도를 자유로이 결정할 수 있어 설계가 용이한 장점들이 있다.

그리고, 노드 확장성이 용이하여 추가로 필요한 여분 노드를 쉽게 확보할 수 있어 시스템 운용 사업자가 시스템 감시장치나 또는 추가적인 통신장치를 인터페이스하고자 할 때 쉽게 가능하며, 전송속도가 빠르니까 FIFO에서 오버라이트(Overwrite)로 인한 패킷 유실 위험도 적어지며 트렁크 속도에 구애를 받지 않고 연결될 수 있다.

상기와 같은 본 발명에 의한 패킷 라우터를 이용한 HDLC 통신장치는 다수의 노드간 서로 HDLC 형식의 패킷 통신을 하고자 하는 경우, HDLC 통신경로중 송수신 경로를 리우터로 공유하고자 하는 경우, 특정 노드에서 다수 노드로 HDLC 패킷을 모두 전송하고자 하는 경우에 적용될 수 있다.

(57) 청구의 범위

청구항 1

다수의 채널카드로 시각 동기를 위한 각종 클럭을 제공하는 시각 동기카드와, 제어국과의 패킷 통신을 위한 E1 또는 T1을 제공하는 트렁크 프레이머와, 기지국을 제어하기 위한 기지국 제어카드와, 실제 데이터인 송수신 패킷을 채널별로 처리하는 다수의 채널카드와, 상기 시각 동기카드, 트렁크 프레이머, 기지국 제어카드, 채널카드에 각각 연결되어 HDLC 통신을 수행하는 다수의 노드와, 고속의 전송속도를 통해 상기 다수의 노드 사이에서의 HDLC 패킷 통신이 가능하도록 송수신 버스를 통해 송수신되는 패킷의 송수신 경로를 제어하는 패킷 라우터로 구성되는 통신 시스템의 기지국내 HDLC 통신장치에 있어서.

상기 노드가, 어드레스 필터와 오류 패킷 제거기를 내장하고 있는 HDLC 송수신기와 송수신 버스를 통해 상기 패킷 라우터와 직접 접속하는 송수신 FIFO로 구성되고,

상기 패킷 라우터가, HDLC 통신장치내 다수의 노드에서 송신되어 노드0~N 송신 FIFO에 저장된 패킷을 목적지 노드의 어드레스 정보가 검출될 때까지 저장하는 쉬프트 레지스터와,

HDLC 통신장치내 다수의 노드에서 송신되는 패킷 송신 준비신호로부터 다수의 노드중 어느 노드에서 송신 할 패킷이 있는지를 검출하여 송신 패킷이 있는 노드를 통보하는 검출기와,

상기 검출기의 통보 결과에 따라 HDLC 통신장치내 다수의 노드중 패킷을 송신하고자 하는 노드에서 송신되

어 패킷이 저장된 노드0~N 송신 FIFO로부터 패킷을 읽어와 쉬프트 레지스터, 라우터 노드부내 어드레스 필터, 방송용 패킷 비교부, T0D 패킷 비교부에 각각 출력한 후 패킷의 시작과 끝을 구분하고, 상기 노드0~N 송신 FIFO로부터 읽어온 패킷을 HDLC 통신장치내 다수의 노드중 목적지 노드에 전송하기 위해 노드0~N 수신 FIFO에 저장하기 위한 제어신호를 발생하는 이동기와.

HDLC 통신장치내 다수의 노드에서 송신되는 패킷을 입력받아 상기 쉬프트 레지스터에 출력하고, 상기 이동기에서 출력되는 패킷으로부터 목적지 노드의 어드레스 정보를 검출한 후 상기 이동기의 제어신호에 따라 상기 쉬프트 레지스터내 저장된 패킷을 노드0~N 수신 FIFO를 통해 HDLC 통신장치내 다수의 노드중 목적지 노드의 수신 FIFO로 전송하는 라우터 노드부와.

상기 이동기에서 출력되는 패킷이 방송용 패킷인지 T0D 패킷인지를 각각 확인하는 방송용 패킷 비교부 및 T0D 비교부로 구성됨을 특징으로 하는 패킷 라우터를 이용한 통신 시스템의 기지국내 에이체디엘씨 통신장치.

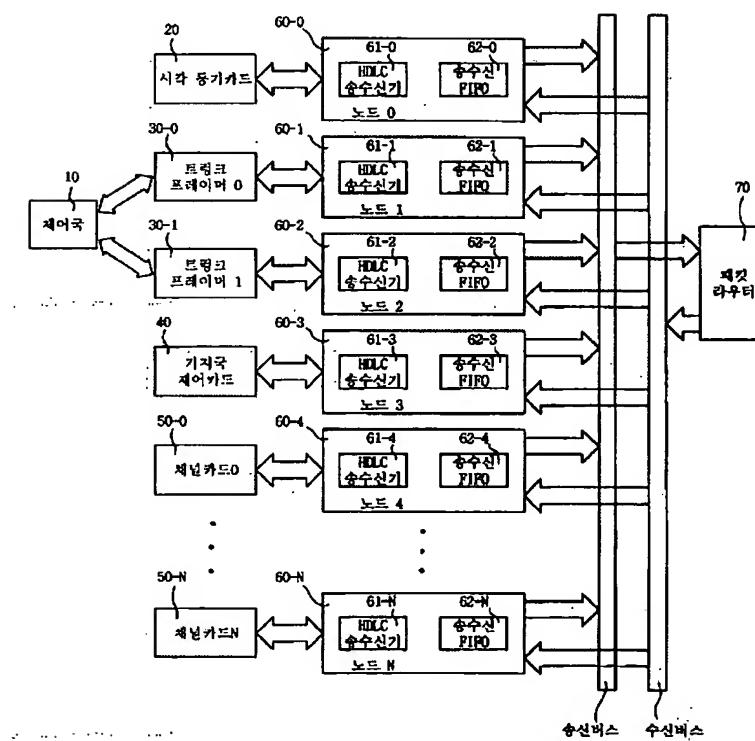
청구항 2

제1항에 있어서. 상기 라우터 노드부는,

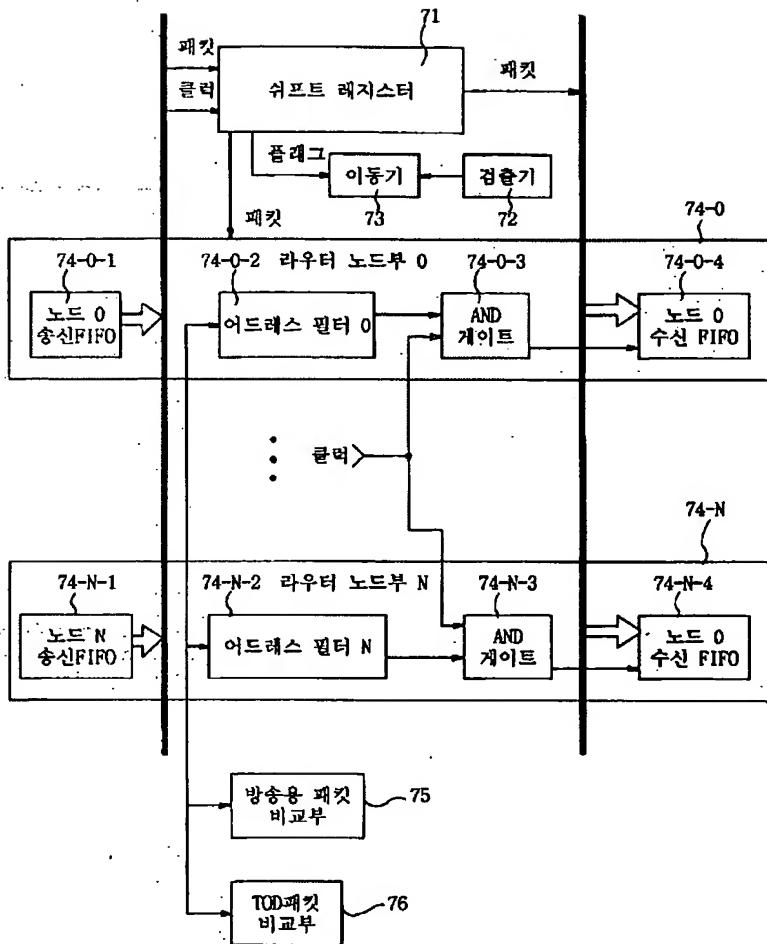
송신 버스를 통해 다수의 노드내 송신 FIFO에서 송신되는 패킷을 저장하기 위한 노드0~N 송신 FIFO와, 상기 이동기에서 출력되는 패킷으로부터 패킷을 전송할 목적지 노드의 어드레스 정보를 검출하는 어드레스 필터와, 상기 어드레스 필터의 검출 결과와 클럭을 논리곱하여 목적지 노드의 어드레스 정보가 검출된 상기 쉬프트 레지스터내 패킷을 다수의 노드중 목적지 노드의 수신 FIFO에 전송하기 위한 제어신호를 출력하는 AND 게이트와, 상기 AND 게이트의 제어신호에 따라 상기 목적지 노드의 어드레스 정보가 검출된 상기 쉬프트 레지스터내 패킷을 저장한 후 다수의 노드중 목적지 노드의 수신 FIFO에 전송하는 노드0~N 수신 FIFO로 구성되는 것을 특징으로 하는 패킷 라우터를 이용한 통신 시스템의 기지국내 에이체디엘씨 통신장치.

도면

도면1



도면2



도면3

